

図1のオレンジの線が観測光を示す。このように腕の両端から集められた光は中央にあるクライオスタット内の検出器に導かれ、検出器面で干渉像を作る。図2に20 μ の光が中間赤外線検出器面に作る干渉像のシミュレーション結果を示す。

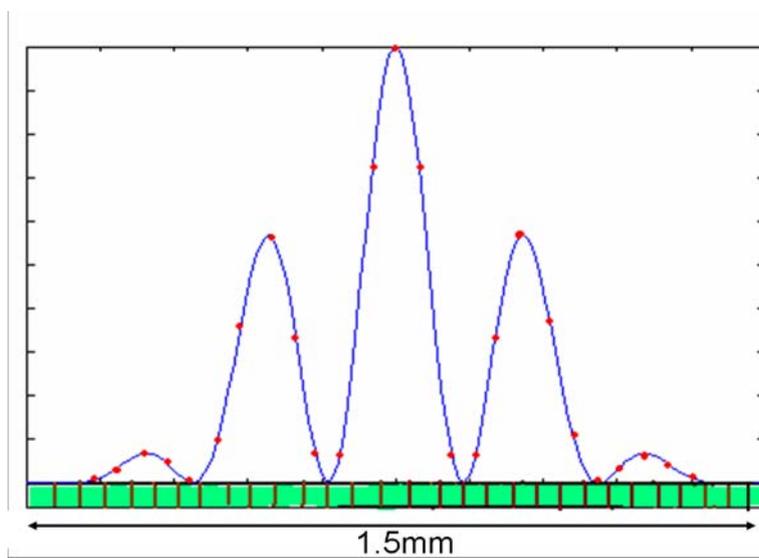


図2. 20 μ の光による中間赤外線干渉像
横軸は検出器の各ピクセルを縦軸はその相対強度を示す

2 検出器読み出し回路

中間赤外線検出器は MOS のゲートに電荷を蓄積することで信号強度を読み出す積分型検出器であることから、積分時間を正確にコントロールする必要がある。また、この干渉像はテレメータを経由して地上へ転送される必要がある。地上ではこの像が得られているかどうかを判断し、光学調整を行う必要がある。これらすべての動作はコマンドで制御される必要がある。そこでデータ取得用コンピュータ (OPC2) と、コマンドによる機器制御および HK (ハウスキーピング) データ取得用コンピュータ (OPC3) の2台を使用した。

各々の開発環境は次のとおりである

OPC2 : Debian Linux + GNU コンパイラー

OPC3 : 日本語 PCDOS + ターボ C 4

図3に検出器バイアス回路を、図4にはプリアンプと AD 変換回路を示す。

詳細には示してはいないが、コマンドにより、OPC3 を経由し検出器バイアス電圧を 1 mV 単位で変更可能な設計となっている。また、デジタル回路には FPGA を用いることで、その機能設計のほとんどはソフトウェアのみで実現している。回路に使用した部品は気球環境、特に温度による動作保障品を選択している。

図5は回路基板をケースに実装した様子を示す。写真中央の基板はデジタル回路で4層基板を、この下側のアナログ基板は6層設計となっており、そのほとんどは表面実装部品となっている。また右側上部は電源回路、その下側には温度計用の定電流回路とプリアンプが実装されている。この回路は多層基板の製作のみを業者に依頼し、他はハンドアSEMBルである。

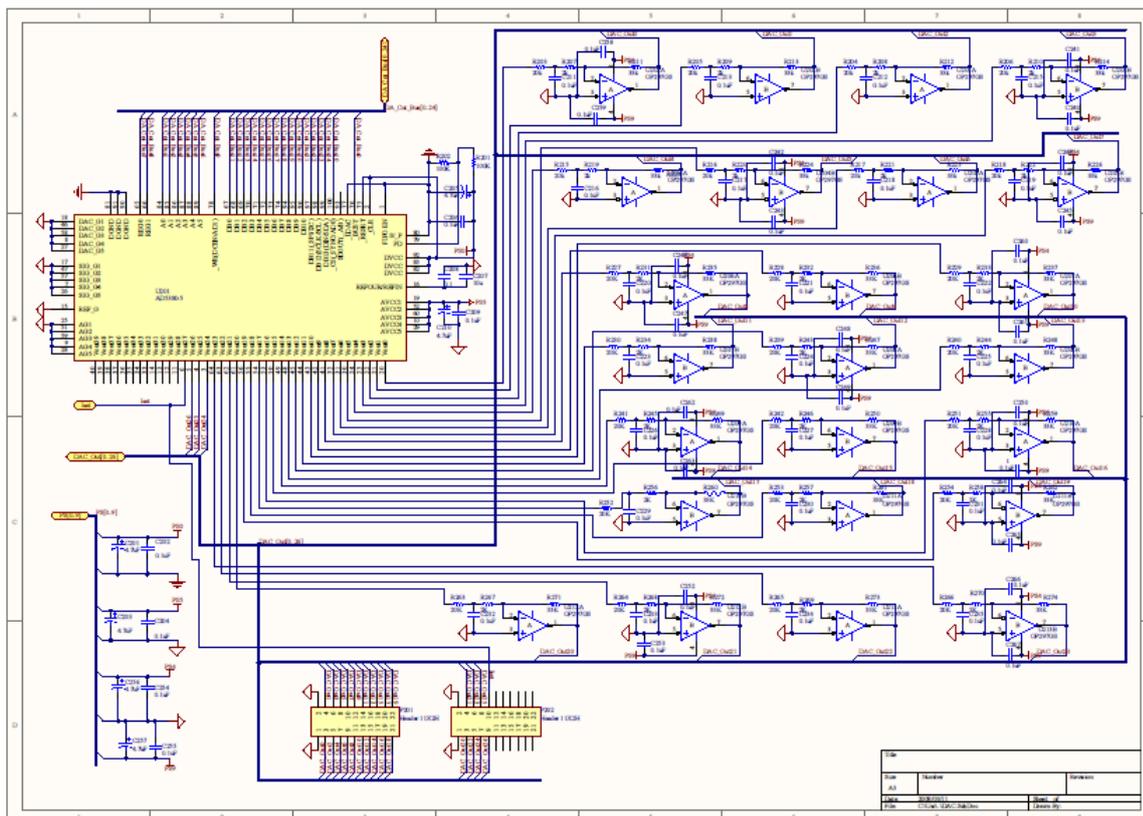


図 3.検出器用バイアス回路

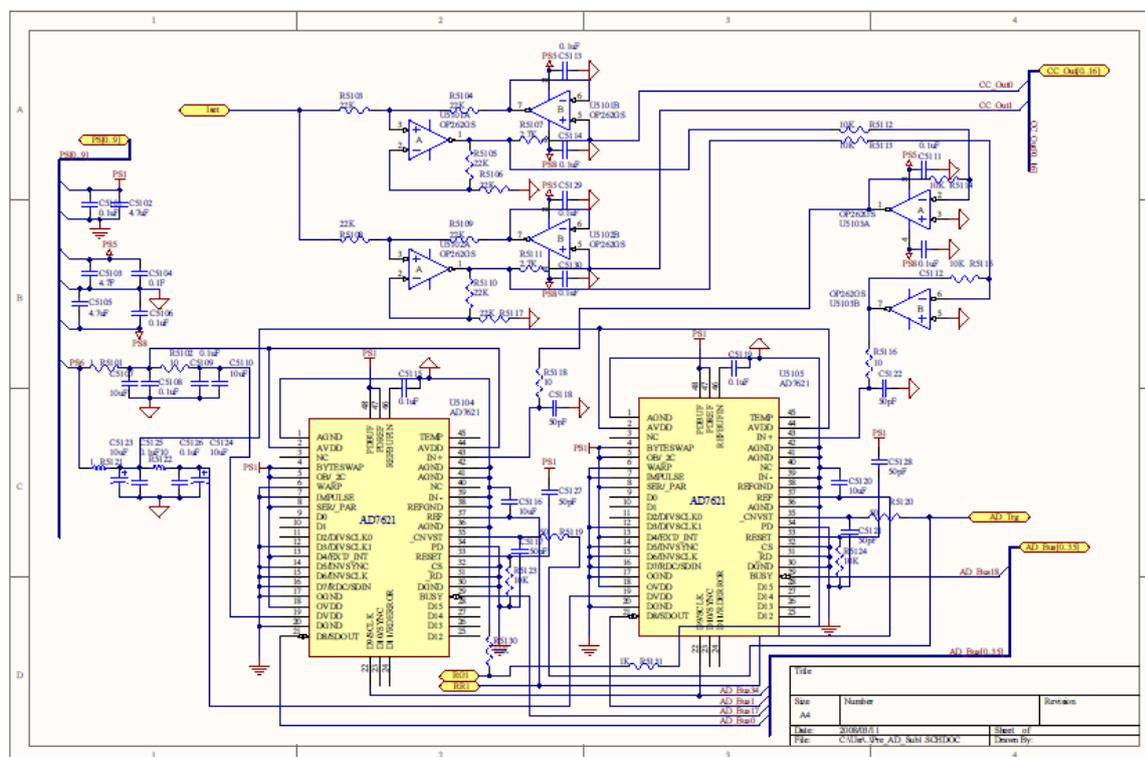


図 4.検出器信号読み出し回路と AD 変換部

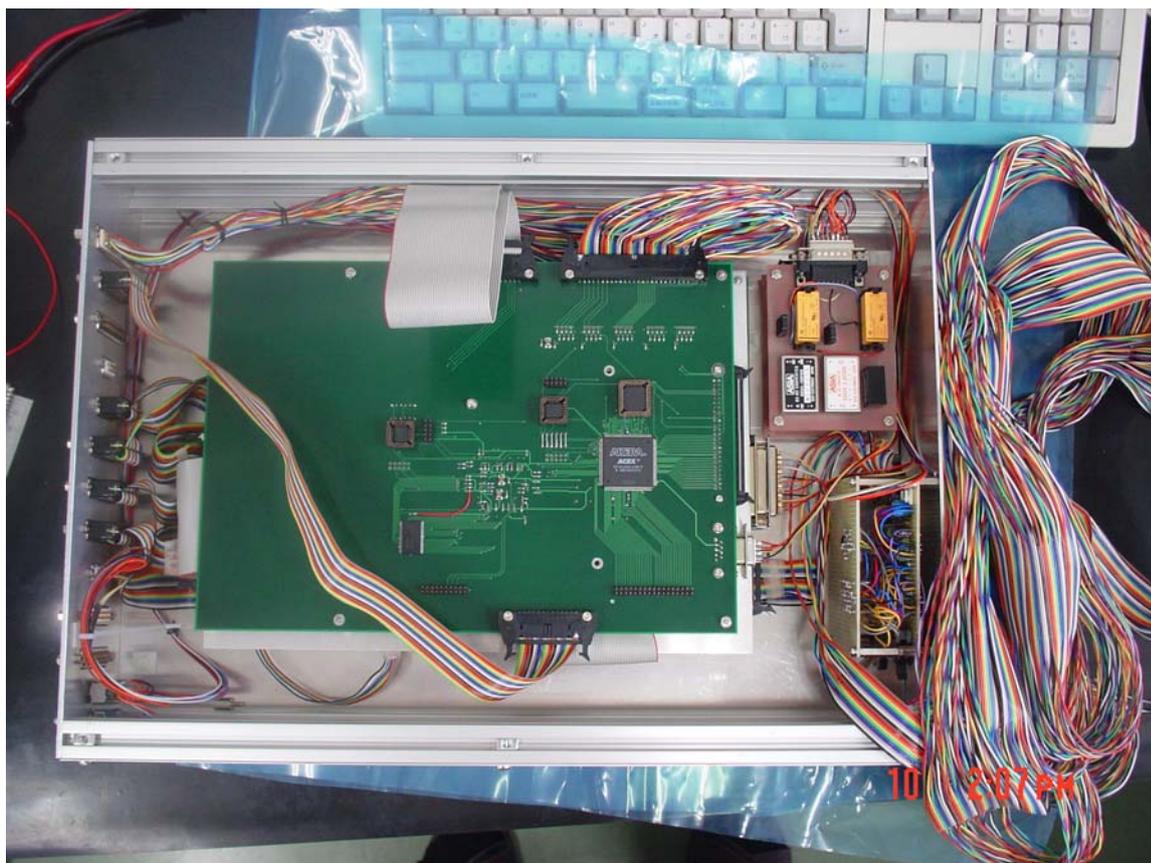


図 5.読み出し回路を実装したプリアンプボックス

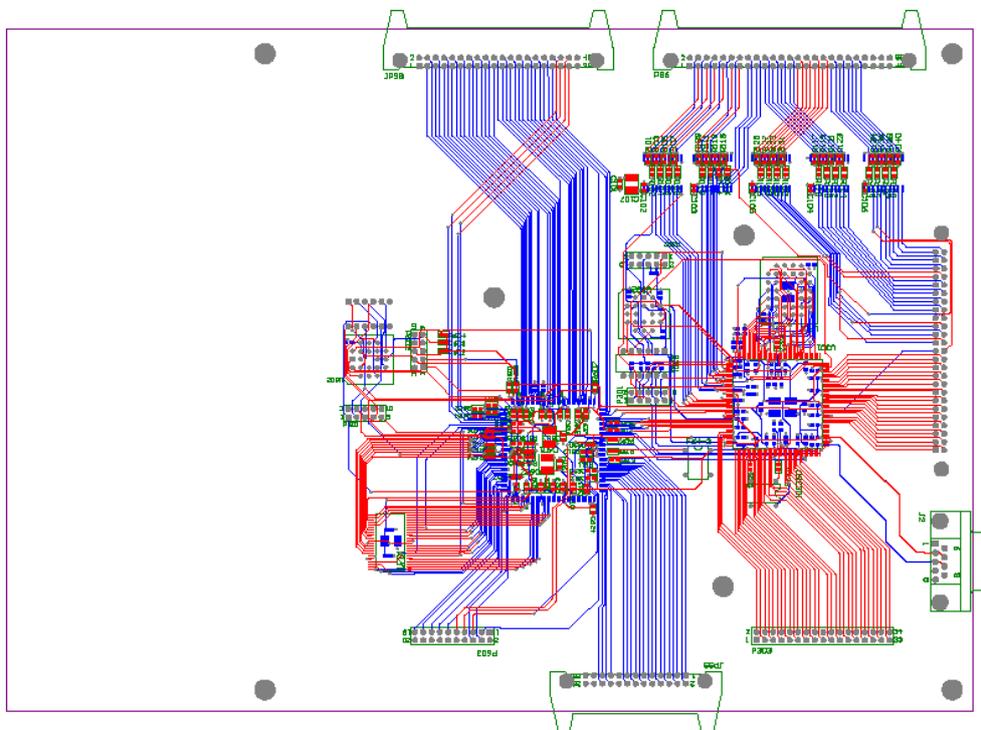


図 6.デジタル基板のパターン設計図 (トップ、ボトムのみ表示)

3 今後について

これまで数回検出器と組み合わせた試験を行ったが、フライトに向けた長時間動作を含む動作試験を繰り返す予定である。また、搭載 CPU のソフトウェアも一部不十分な点があるため、コードの改修を行うことでアナログ、デジタル回路、CPU インターフェイスソフトの完成を目指す。

最後に検出器、検出器ブロックとフライト予定コースの図を載せる。

成果等に関しては天文学会で報告を予定している。

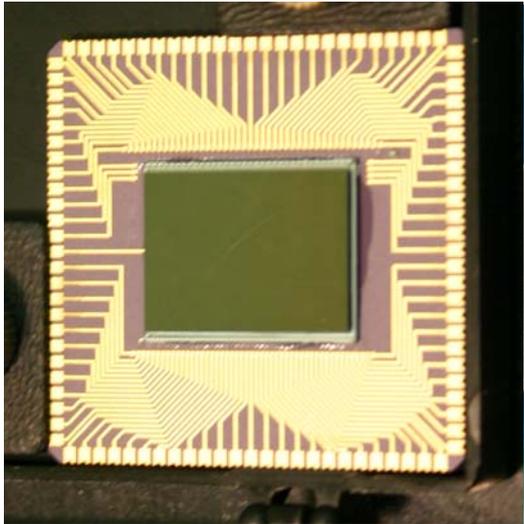


図 7.検出器



図 8.検出器ブロック

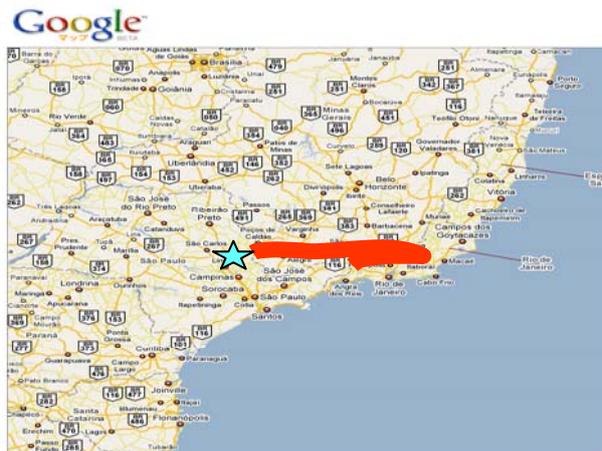


図9. 予想フライトコース ☆で切り離し